



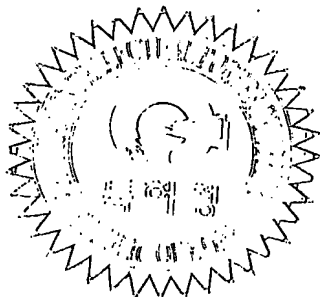
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0055907
Application Number

출원 년 월 일 : 2003년 08월 12일
Date of Application AUG 12, 2003

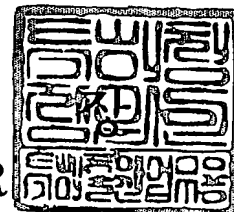
출원인 : 에피밸리 주식회사
Applicant(s) EPIVALLEY CO., LTD



2004 년 07 월 02 일

특 허 청

COMMISSIONER



PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2003.08.12
【국제특허분류】	H01L
【발명의 명칭】	미세 고밀도 표면격자를 가진 질화갈륨계 반도체 발광소자
【발명의 영문명칭】	GaN-based Semiconductor Light Emitting Device with a Fine and High Density Surface Grating
【출원인】	
【명칭】	에피밸리 주식회사
【출원인코드】	1-2000-040161-2
【발명자】	
【성명의 국문표기】	김창태
【성명의 영문표기】	KIM, Chang Tae
【주민등록번호】	650714-1768513
【우편번호】	463-070
【주소】	경기도 성남시 분당구 야탑동 장미마을 동부아파트 106-301
【국적】	KR
【발명자】	
【성명의 국문표기】	김극
【성명의 영문표기】	KIM, Keuk
【주민등록번호】	710319-1812815
【우편번호】	463-832
【주소】	경기도 성남시 분당구 분당동 106-9, 202호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 출원인 에피밸리 주식회사 (인)
【수수료】	
【기본출원료】	10 면 39,000 원
【가산출원료】	0 면 0 원

【우선권주장료】	0 건	0 원
【심사청구료】	9 항	397,000 원
【합계】	436,000 원	
【감면사유】	중소기업	
【감면후 수수료】	218,000 원	
【기타】	출원서 부분(정본) 1통	
【첨부서류】	1. 요약서·명세서(도면)_2통	

【요약서】

【요약】

본 발명은 질화갈륨계(III 족 - N) 화합물 반도체 발광다이오드 소자에 있어서, 높은 외부양자 효율을 가지는 미세한 고농도의 표면격자를 가진 LED제작에 관한 것이다. 일반적인 GaN를 기본으로 하는 III 족-N 화합물 반도체 LED소자에 있어서, 소자의 발광부위를 제외한 외부에 표면격자를 형성할 때 별도의 표면격자 형성을 위한 식각의 저항층인 마스크를 형성하지 않고 플라즈마를 이용한 건식식각의 특성을 이용하여 별도의 공정을 거치지 않고 고밀도이고 미세한 표면격자를 형성한 III 족-N 화합물 반도체 LED소자 제작방법에 관한 것이다.

【대표도】

도 2

【색인어】

GaN, LED, Surface grating, 양자 효율, 표면격자, 발광다이오드

【명세서】

【발명의 명칭】

미세 고밀도 표면격자를 가진 질화갈륨계 반도체 발광소자{ GaN-based Semiconductor Light Emitting Device with a Fine and High Density Surface Grating }

【도면의 간단한 설명】

제 1 도 기존의 일반적인 질화갈륨계 발광다이오드 소자의 단면도

제 2 도 높은 외부양자효율을 갖는 표면격자를 형성한 소자의 단면도

제 3 도 제2도의 평면도

제 4 도 본 발명에 의해 형성된 표면격자의 전자현미경 사진

제 5 도 표면격자를 통한 광자의 궤적

제 6 도 일반적인 소자와 본 발명에 의한 소자의 휘도 비교도표

< 도면의 주요 부분에 대한 부호의 설명 >

20 : 기판

30 : 버퍼층

31 : n-GaN

32 : n-Al(x)Ga(y)In(z)N

33 : 활성층 -Al(x)Ga(y)In(z)N

34 : p-Al(x)Ga(y)In(z)N

35 : p-GaN

51 : 투명 전류 확산용 전도막

52 : n형 본딩 pad

53 : p형 본딩 pad

54 : 표면격자

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<15> 본 발명은 질화갈륨계 광소자에 있어 외부 양자 효율을 높이기 위해 소자의 표면에 표면 격자를 형성하는 방법에 관한 것이다. 일반적인 발광 소자를 구성하는 반도체는 외부 환경 (에폭시 혹은 공기층)에 비해 높은 굴절률을 가짐으로 해서 전자와 정공의 결합으로 인해 생기는 대다수의 광자는 소자 내부에 머물기 때문에, 외부 양자 효율은 그 소자가 가지는 구조적인 형태와 그 소자를 구성하는 물질들의 광적 특성에 따라 많은 영향을 받게 된다. 소자 내부에서 생성된 광자는 외부로 탈출하기 전에 박막, 기판, 전극 등을 여러 경로를 통해서 거치게 되는데 이에 따른 흡수는 외부 양자 효율을 감소시키게 된다. 특히 GaN를 기본으로 하는 질화갈륨계 화합물 반도체 광소자에 있어서는 P-GaN의 낮은 전도도 때문에, 효율적인 전류 확산을 위해서 상층의 대다수의 영역에 일정한 두께의 전도막을 형성하게 되는데, 이러한 전도막 의한 광자의 흡수는 외부 효율의 감소로 소자의 효율을 많이 저하 시키게 된다. 또한 소자구조의 결정 성장을 하는 기판이 없기 때문에 높은 격자 부정합에도 불구하고 사파이어 기판을 사용한다. 기판으로 사용되는 사파이어는 전기적인 절연체이기 때문에 n-GaN에 접촉전극을 소자의 뒷면에 형성이 불가능하여 소자의 한 부분을 n-GaN가 노출되도록 식각하여 전극을 형성한다. 이러한 소자제작기법으로 인해 소자의 형태를 변형하여 외부양자효율을 높이는데 많은 제약이 따른다.

16> 기존 표면격자 형성에 관한 기술은 AlGaInAs, AlGaInP 등의 계열에서 많은 연구가 되었고 실제 많은 응용소자들이 상용화 되어 있다. 특히 AlGaInAs, AlGaInP 등의 계열의 소자를 형성하는 반도체 박막의 굴절률(GaAs, $n=3.5$)이 광자가 반도체에서 탈출하는 공기($n=1$), 혹은 에폭시($n=1.5$) 보다 대단히 높아서 실제 탈출하는 광자는 아주 소량이다. 광자가 진행하는 각도

에 따라서 탈출할 수 최대 임계각은 발광소자를 형성하는 물질의 굴절률에 밀접한 관계가 있다. 반도체에서 공기로 탈출하기 위한 최대 임계각은 그 관계식($\theta_c = \arcsin(1/n)$, θ_c : 최대임계각, n : 반도체의 굴절률)에 의해 결정된다. 수식에 의해 광자가 GaAs에서 공기 중으로 탈출하는 최대임계각은 16도 정도로 아주 작다. 이러한 광자가 탈출하는 최대임계각의 제한에 의해 실제 활성층에서 생성된 광자가 외부로 탈출하는 양은 2% 정도로 아주 작은 양이다. 이런 제약을 극복하고자 여러 기술들이 제안 되었고 그 중에 가장 효과적인 것으로 발광소자의 형태를 변형한다든지 혹은 표면에 표면격자들을 형성하여 외부양자 효율을 높이는 기술들이 가장 많이 연구되어 사용되어져 왔다. 이런 표면 격자들은 광자가 발생하는 활성층의 바로 윗부분 혹은 아래 부분에 습식 및 건식식각을 통해 형성하고, 이렇게 표면격자를 형성한 소자는 외부양자효율을 일반 소자보다 30%이상 증가한다고 알려져 있다[Heremans et al., "Method of manufacturing surface textured high-efficiency radiating devices and devices obtained therefrom", US patent : US6504180B1].

<17> 또한 발광소자의 형태를 사다리꼴모양을 가진 육면체 구조로 제작하여 외부 양자효율을 높이는 기술도 사용되어져 왔다[Krames et al., "LED having angled sides for increased side light extraction , US patent : US6570190B2].

18> 이러한 표면격자를 형성하여 외부양자 효율을 높이는 기술이 질화갈륨계 발광 소자에 적용되지 못한 이유로는 다음과 같다. 첫째, 사파이어 기판에서 뿐만 아니라 서로 다른 질화갈륨계 반도체(AIN, GaN, InN)들 서로가 놓은 격자 부정합으로 인해 소자의 최상층을 형성하는 p-GaN를 성장함에 있어 두께에 많은 제약을 받는다. 두껍게 성장할수록 격자부정합으로 인한 결정의 결함이 두드러지게 되고, 또한 광자의 흡수 또한 커져서 두껍게 성장함이 용이하지 않다. 일반적으로 그 두께가 200nm가 넘지 않는다. 따라서 아주 얇은 박막에는 표면격자형성이

불가능하다. 둘째, 앞서 언급하였듯이 기판의 부재로 인해 사용되는 사파이어 기판이 절연체이고 또한 결정의 결합에너지가 매우 높고 안정적인 물질이 때문에 표면결자형성이 매우 어렵다.

<19> 비록 질화갈륨계 화합을 반도체가 투명하고 비교적 굴절률(GaN , $n=2.5$)이 낮아 광자가 탈출할 수 있는 최대 임계각(GaN , $\theta_c=24.6^\circ$)이 커서 비교적 광 특성이 우수하다고 알려져 있지만 실제 내부에서 소멸되는 광자가 70%이상이다.

<20> 현재 질화갈륨계의 발광소자의 경우 외부양자효율을 높이는데 많은 기술들이 개발되어져 왔고, 가장 대표적인 기술들로는 플립칩 기술(US Patent : US6573537B1)과 질화갈륨계 발광소자를 형성하는 최상층인 p형 반도체층의 표면의 거칠기를 높이거나(US patent : US6441403B1), p형 반도체층 표면에 물결무늬를 형성하는 기술(US patent : US6420735B2)등이 있다.

<21> 이상에서 기술하였듯이 표면결자를 형성하기 위해서는 별도의 패턴을 형성하여 사진공정을 통해 식각을 위한 마스크 층을 형성한다. 이러한 식각 마스크를 형성하여 건식 혹은 습식식각을 통해 표면결자를 형성한다. 이 방법은 형성하는 표면결자의 모양 혹은 그 크기에 많은 제약이 따른다. 특히 사진공정에 있어서 최소선폭의 제약이 있기 때문에 크기를 줄이거나 높은 표면결자의 밀도를 갖기는 매우 어렵다.

【발명이 이루고자 하는 기술적 과제】

<22> 본 발명에서는 일반적으로 질화갈륨계 발광 소자에서 발광되는 부위를 제외한 외부에 표면결자를 형성함에 있어 미세하고 고밀도의 표면결자를 건식식각을 통해 형성하여 높은 외부양자효율을 구현하고자 한다.

【발명의 구성】

<23> 현재 발광다이오드 소자로 생산되고 있는 칩의 보편적인 형태가 제1도이다. 기판으로 사용되어지는 사파이어가 절연체 이므로 제1도에서처럼 표면에 p, n형 금속접촉을 형성하여 제작한다. 발광부위에 얇은 투명전극(51)을 통해 빛이 발광되는 구조이다. 이러한 구조에서는 형태의 변경이 어렵고, 또한 최상층이 얇은 p형(35) 반도체로 이루어져 있어 표면에 표면결자를 형성하기가 매우 까다롭다. 비교적 두꺼운(>1 μ m) 최상층의 p-GaN(35) 층을 형성하면 표면결자의 형성이 용이하나 현재의 성장기술로는 양질(良質)의 결정성을 갖는 두꺼운 p형을 성장하기가 불가능하고, 두껍게 성장했을때 저항의 증가로 소모 전력이 커 질 뿐만 아니라 활성 층에서 발생한 광자가 p형 반도체 층에서 흡수 또한 커져서 오히려 소자의 휘도가 감소하게 된다. 이러한 제약으로 인해 발광부인 활성층(33)의 위 표면인 p-GaN(35)층에 표면결자를 형성하는 것이 현재 기술로는 불가능하다.

<24> 제 2 도에 예시되어 있는 것과 같이 외부양자효율 증가를 위해 소자표면에 표면결자가 형성되어 있는, 반도체 LED 소자의 특징은, III 족 - N 계열 화합물 반도체 LED 소자에 있어서, 기판(20) 위에 적절한 버퍼층(30), 하층의 n-Al(x)Ga(y)In(z)N ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 층(32), Al(x)Ga(y)In(z)N($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 활성층(33), p-Al(x)Ga(y)In(z)N ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 층(34), 고농도의 n 또는 p 도핑된 Al(x)Ga(y)In(z)N ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 층이나 이 물질들로 이루어진 초격자 구조층(34)층을 구비한 화합물 반도체 발광 디바이스에 있어서, 최상층에 접하여 발광부 전면에서 p형 접촉을 얇은 투명 전극으로 형성하고, p 층(35), 활성층(33) 및 하층의 n 층(31)의 일부를 제거하여 노출된 n형 Al(x)Ga(y)In(z)N 층(32)에 접하여 n-ohmic 금속(52)을 형성하고, p형의 아주 얇은 투명전극

(51) 상에 p-형 본딩 pad(53)를 형성한 후에 chip 표면의 전부 또는 일부에 절연성 보호막을 형성한다.

- <25> 본 발명은 발광 부를 제외한 소자의 외부에 미세하고 고밀도의 표면격자를 건식식각을 통해 형성하여 외부 양자 효율이 높은 발광 소자를 제작하는 방법에 관한 것이다.
- <26> 표면격자에 의해서만 소자내부에서 소멸되는 광자들이 소자의외부로 탈출하는 순수한 양은 표면격자를 형성하는 면적, 표면격자의 모양, 표면격자의 크기, 밀도 등에 밀접한 관련이 있다. 표면격자를 구성하는 부분의 면적이 크면 클수록 내부에서 소멸되는 광자들의 탈출 가능성이 더욱 높아지지만 소자크기의 제한으로 인해 표면격자를 형성할 수 있는 부분의 크기가 제약을 받는다. 표면격자 각각의 크기는 소자에서 발생하는 중심파장의 1/4배 보다 크기만 하면 되고, 밀도는 클수록 탈출하는 광자가 많아지며, 표면격자의 모양은 육각, 사각, 삼각 원 등의 다양한 형태가 가능할 뿐만 아니라 그 중 2개 혹은 2개 이상의 모양의 혼합도 가능하다. 각 표면격자의 크기 또한 임의의 크기를 가지는 것 또한 가능하다.
- <27> 이러한 표면격자를 형성하기 위해서는 발광부위를 제외한 외부에 제 3도에서처럼 위에 언급한 모양이 있는 식각을 위한 표면격자의 모양을 갖춘 마스크가 들어가게 된다. 따라서 표면격자의 크기 및 농도가, 사진공정이 고유하게 가지고 있는 미세선평의 제한으로 인해, 제한이 따르게 된다.
- 28> 일반적으로 소자제작을 위해서는 플라즈마를 이용한 건식식각 방법을 사용하는데, 건식식각의 원리는 높은 에너지를 가진 이온이 식각하고자 하는 물질의 결합을 분해하여 분해된 물질과 화학적으로 결합한 후 제거되는 것이다. 이때 분해되어 화학적으로 결합한 물질을 식각 잔해(Etching Residue)라 하고 식각 잔해는 제거되는 물질에 따라 기체 혹은 고체의 특성을 가지고, 공정이 이루어지는 진공챔버(Vacuum Chamber)내의 기압에 따라 제거 되는 특징이 다르게

된다. 즉 진공챔버 내의 기압이 낮으면 식각 잔해는 진공챔버 내에서 움직일 수 있는 거리(평균자유행로, mean free path)가 늘어나게 되고 쉽게 배기된다. 하지만 기압이 높으면 형성된 식각 잔해는 움직일 수 있는 거리가 짧아지게 되고 식각된 표면에 잔존하게 되고 이렇게 표면에 잔존한 식각잔해는 이후 식각공정이 진행해도 식각을 방해하는 마스크 역할을 하게된다. 따라서 표면의 거칠기를 매우 거칠게 하는 역할을 한다.

<29> 본 발명에서는 이러한 건식식각의 고유한 특성인 식각잔해에 의한 마스크 기능을 이용하여 표면격자를 형성하는 것이다. 기존 소자의 공정에서 공정이 완료된 후 소자의 패키지를 위해 각각의 소자를 분리하는 절단공정을 하게 되는데, 이런 절단공정을 위해 소자간의 사이를 40um ~ 60um 정도 여유를 두게 되는데, 이러한 여유공간은 아무런 용도가 없는 단지 공정여유를 위한 공간이다, 이러한 공정여유를 위한 공간에 본 발명을 이용한 표면격자를 형성한다.

<30> 제 4도는 본 발명에 의해 형성된 표면격자의 전자현미경 사진이다. 표면격자의 모양은 원뿔 모양을 가지며 원뿔의 지름은 1nm ~ 10 um 이고, 높이는 1nm ~ 10 um 이다. 밀도는 4×10^7 [개/cm²]이다.

<31> 제 5 도는 일반적인 소자와 본 발명을 통해 제작된 소자의, 소자에 인가된 전류에 대한 소자의 휘도를 비교한 도표다. 이 그림을 통해서 알 수 있듯이 소자 제작시 일반적인 소자에 비해, 표면격자를 형성한 소자의 경우, 형성된 표면격자의 그 크기 및 모양에 따라 조금의 차이는 있지만, 평균 20~25 정도의 휘도증가율을 보인다.

【발명의 효과】

32> 일반적인 GaN를 기본으로 하는 III 족-N 화합물 반도체 LED소자에 있어서, 제2도에서 보이는 것처럼 소자간의 절단을 위해서는 절단공정의 여유를 위해 반드시 충분한 여유 공간을 두

게 되는데 이러 여유 공간에 사진공정의 제약을 초월하는 미세하고 고농도의 표면격자를 형성하여 기존 소자와 그 크기가 동일하고, 소자간의 절단을 위해 피해 갈수 없는 식각공정에서 동시에 구현되어 기존 발광소자 제작과 공정순서 혹은 방법의 변화가 전혀 없이 똑같은 공정 및 소자 크기에서 일반적인 소자에 대비 휘도를 20~25 를 증가시킬 수 있다.

【특허청구범위】

【청구항 1】

기판 위에 적절한 버퍼층, 하층의 $n\text{-Al}(x)\text{Ga}(y)\text{In}(z)\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 층, $\text{Al}(x)\text{Ga}(y)\text{In}(z)\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 활성층, $p\text{-Al}(x)\text{Ga}(y)\text{In}(z)\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 층의 적층 구조를 구비한 화합물 반도체 발광 디바이스에 있어서, 최상층에 접하여 전면 또는 일부에 제 1 전극을 형성하고, 상기 p 층, 활성층 및 하층의 n 층의 일부를 제거하여 노출된 n형 $\text{Al}(x)\text{Ga}(y)\text{In}(z)\text{N}$ 층에 접하여 n-ohmic 금속으로 제 2 전극을 형성하고, 발광부를 제외한 칩의 발광부 가장자리에 상기 p 층, 활성층 및 하층의 n 층의 일부를 마스크 패턴을 사용하지 않고 건식식각방법을 이용하여 부분적으로 제거하여 격자를 구성하고, 제 1 전극 상에 본딩 pad를 형성한 후에 chip 표면의 전부 또는 일부에 절연성 보호막을 형성하는 화합물 반도체 소자.

【청구항 2】

제 1 항에 있어서, p형 $\text{Al}(x)\text{Ga}(y)\text{In}(z)\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 층과 금속 전극 사이에 고농도의 n 또는 p - $\text{Al}(x)\text{Ga}(y)\text{In}(z)\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 층이나 이 물질들로 이루어진 초격자 구조층이 삽입된 화합물 반도체 소자.

【청구항 3】

제1항, 제 2항에 있어서, 건식식각의 고유한 특성인 식각잔해에 의한 마스크기능을 이용하여 표면격자를 형성하는 방법.

【청구항 4】

제1항, 제 2항에 있어서, 발광부 가장자리에 형성된 격자의 모양은 원뿔 배열인 화합물 반도체 소자.

【청구항 5】

제 1항, 제 2항에 있어서, 제 1 투광성 전극으로 니켈, 금, 은, 백금, 크롬, 티타늄, 알루미늄, 로듐 중에서 1개 또는 2개 이상의 조합으로 이루어진 화합물 반도체 소자.

【청구항 6】

제 1 항, 제 2항에 있어서, 제 1 전극의 두께가 각각 $0.0001\mu\text{m} - 10\mu\text{m}$ 인 화합물 반도체 소자

【청구항 7】

제 1항, 제 2항에 있어서, 원뿔 모양 격자의 바닥 면인 원의 지름이 $1\text{nm} - 10\mu\text{m}$ 인 화합물 반도체 소자.

【청구항 8】

제 1항, 제 2항에 있어서, 원뿔 모양 격자의 높이가 $1\text{nm} - 10\mu\text{m}$ 인 화합물 반도체 소자.

【청구항 9】

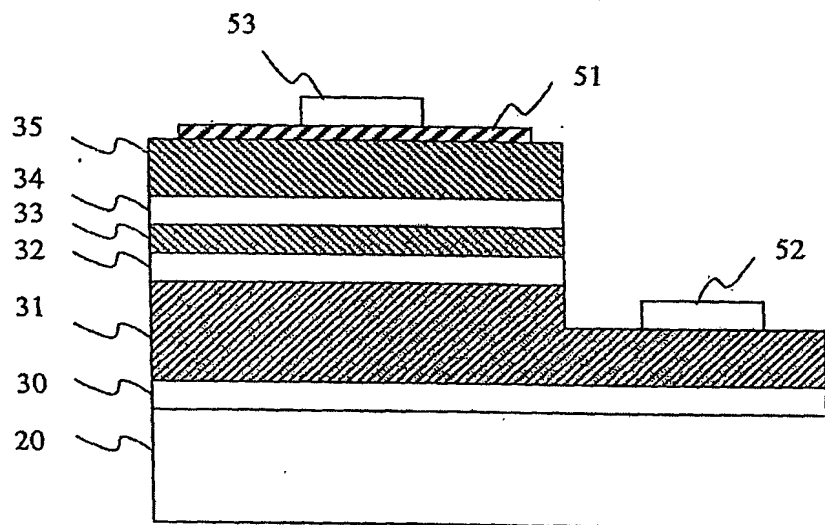
제 1항, 제 2항에 있어서, 절연성 보호막으로 산화 규소, 질화 규소, 질화 알루미늄, 산화 알루미늄, 산화 티타늄인 화합물 반도체 소자.

10-055907

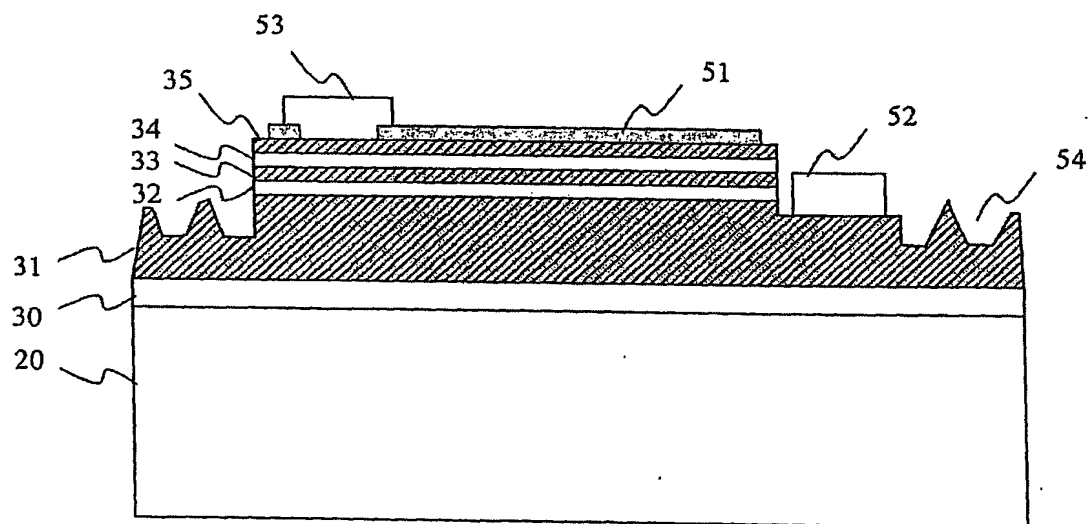
출력 일자: 2004/7/9

【도면】

【도 1】



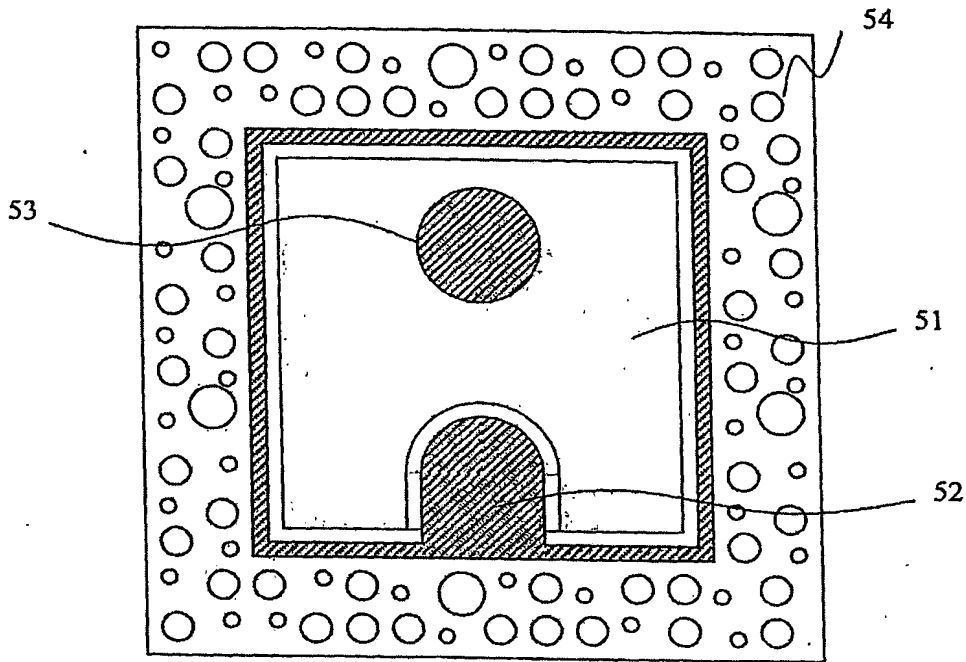
【도 2】



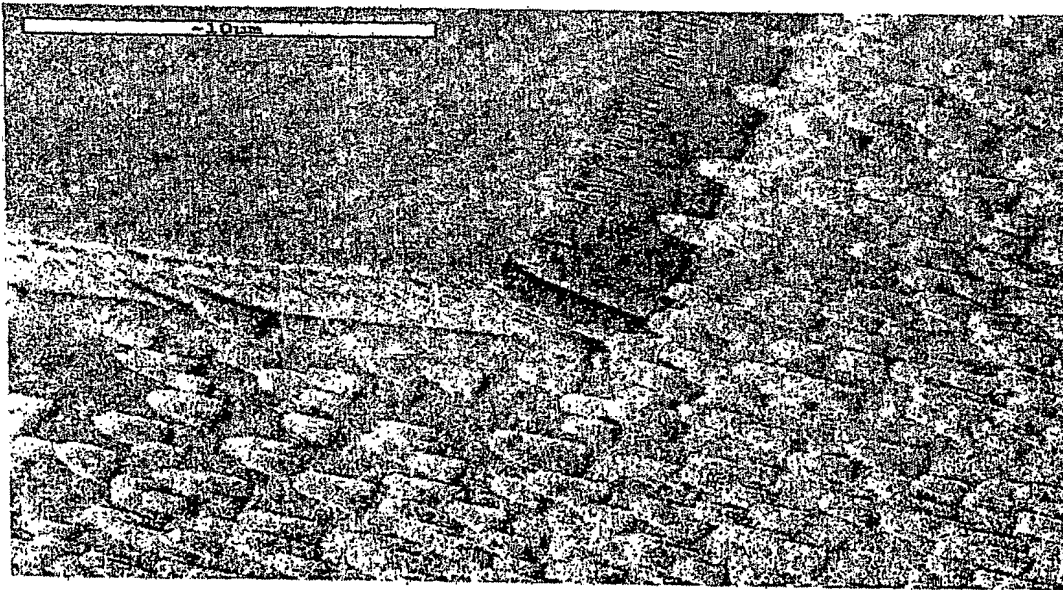
100-055907

출력 일자: 2004/7/9

【도 3】



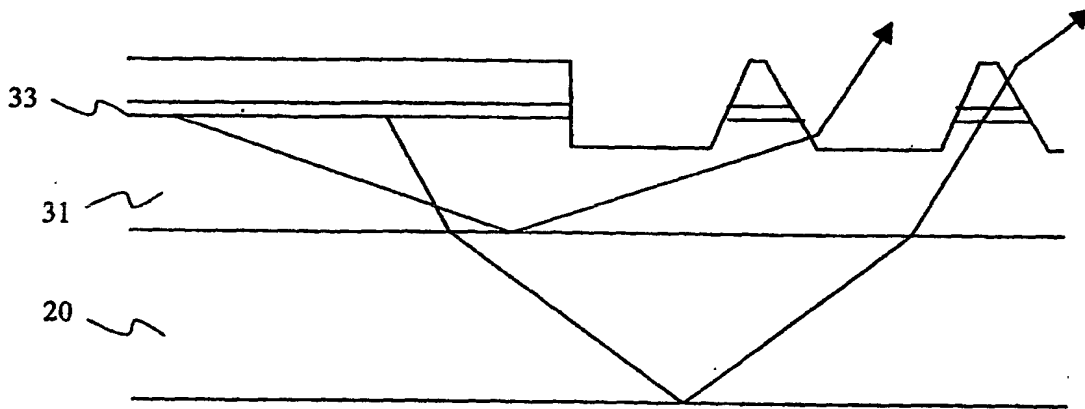
【도 4】



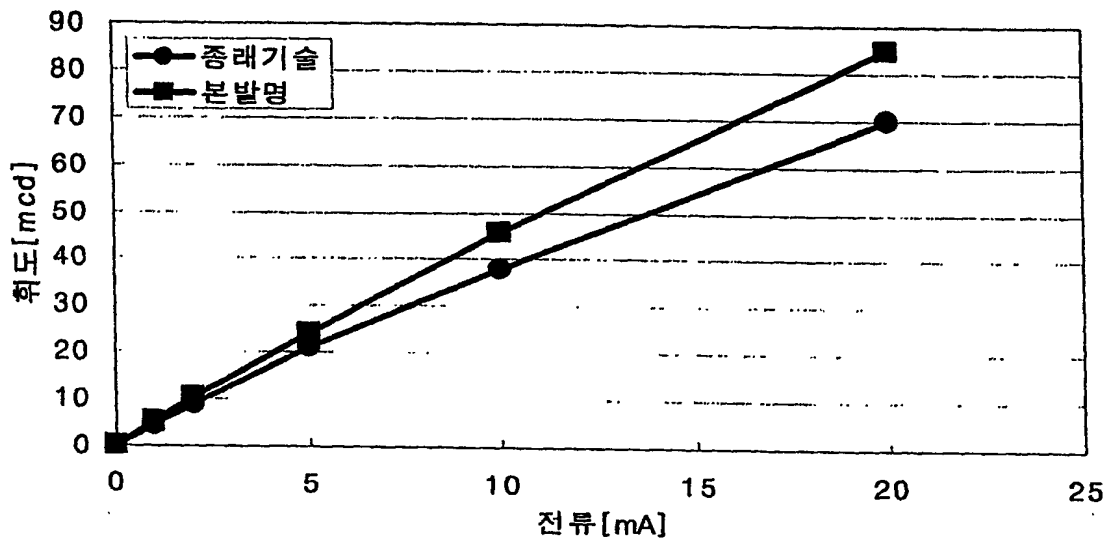
10-0000055907

출력 일자: 2004/7/9

【도 5】



【도 6】



【서지사항】

【서류명】	명세서 등 보정서
【수신처】	특허청장
【제출일자】	2003. 12. 22
【제출인】	
【명칭】	에피밸리 주식회사
【출원인코드】	1-2000-040161-2
【사건과의 관계】	출원인
【대리인】	
【성명】	허진석
【대리인코드】	9-1998-000622-1
【포괄위임등록번호】	2003-067216-0
【사건의 표시】	
【출원번호】	10-2003-0055907
【출원일자】	2003.08.12
【심사청구일자】	2003.08.12
【발명의 명칭】	고밀도 미세 표면격자를 가진 III-질화물 반도체 발광소자
【제출원인】	
【접수번호】	1-1-2003-5155654-64
【접수일자】	2003.08.12
【보정할 서류】	명세서등
【보정할 사항】	
【보정대상항목】	별지와 같음
【보정방법】	별지와 같음
【보정내용】	별지와 같음
【취지】	특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에 의하여 위와 같이 제출합니다. 대리인 허진석 (인)
【수수료】	
【보정료】	0 원
【추가심사청구료】	0 원
【기타 수수료】	0 원
【합계】	0 원

20030055907

출력 일자: 2004/7/9

【첨부서류】

1. 보정내용을 증명하는 서류_1통

【보정대상항목】 요약

【보정방법】 정정

【보정내용】

본 발명에 따른 III-질화물 반도체 발광소자는, 활성층(33) 및 n형 오믹접촉 금속층(52)에 의해서 가려지지 않는 하부접촉층(31)의 노출표면 상에 표면격자(54)가 형성되어 있으며, 이 표면격자(54)는 별도의 마스크 패턴을 사용하지 않고 건식식각에 의해 형성된다. 본 발명에 의하면, 칩의 외곽 여유 공간에 표면격자(54)가 형성되어지기 때문에 표면격자의 형성면적을 많이 확보할 수 있다. 또한, 표면격자(54)가 하부접촉층(31) 상에 형성되는데 하부접촉층(31)은 어느 정도 두꺼워도 되기 때문에 표면격자를 형성하기가 용이하다. 본 발명은 사진공정을 통해서 별도의 마스크 패턴을 만드는 것이 아니라 하부접촉층(31)의 식각 시에 발생하는 식각잔해(etching residue)를 마스크 패턴으로 사용하기 때문에 사진공정의 제약을 초월하여 미세하면서 밀도가 높은 표면격자를 형성할 수 있다. 결국, 본 발명에 의하면, 질화물반도체 발광소자의 외부양자효율이 증가하게 된다.

【보정대상항목】 색인어

【보정방법】 정정

【보정내용】

GaN, 격자밀도, 건식식각, 플라즈마, 식각잔해, 양자효율

【보정대상항목】 발명(고안)의 명칭

【보정방법】 정정

【보정내용】

고밀도 미세 표면격자를 가진 III-질화물 반도체 발광소자{III-Nitride compound semiconductor light emitting device with fine and high density surface gratings}

【보정대상항목】 식별번호 1

【보정방법】 정정

【보정내용】

도 1은 종래의 III-질화물 반도체 발광소자를 설명하기 위한 단면도;

【보정대상항목】 식별번호 2

【보정방법】 정정

【보정내용】

도 2 내지 도 6은 본 발명에 따른 III-질화물 반도체 발광소자를 설명하기 위한 도면들이다.

【보정대상항목】 식별번호 3

【보정방법】 삭제

【보정대상항목】 식별번호 4

【보정방법】 삭제

【보정대상항목】 식별번호 5

【보정방법】 삭제

【보정대상항목】 식별번호 6

【보정방법】 삭제

【보정대상항목】 식별번호 8

【보정방법】 정정

【보정내용】

20 : 절연기판

30 : 버퍼층

【보정대상항목】 식별번호 9

【보정방법】 정정

【보정내용】

31 : 하부접촉층

【보정대상항목】 식별번호 10

【보정방법】 정정

【보정내용】

32 : 하부클래드층

33 : 활성층

【보정대상항목】 식별번호 11

【보정방법】 정정

【보정내용】

34 : 상부클래드층

35 : 상부접촉층

【보정대상항목】 식별번호 12

【보정방법】 정정

【보정내용】

51 : 투명전극층

【보정대상항목】 식별번호 13

【보정방법】 정정

【보정내용】

52 : n형 오믹금속전극층

53 : 본딩패드

【보정대상항목】 식별번호 15

【보정방법】 정정

【보정내용】

본 발명은 III-질화물 반도체 발광소자(III-Nitride compound semiconductor light emitting device)에 관한 것으로서, 특히 높은 외부 양자 효율을 가지는 III-질화물 반도체 발광소자에 관한 것이다. 본 발명에서 말하는 III-질화물 반도체는 $\text{Al}_x\text{Ga}_{1-x-y}\text{In}_y\text{N}$ ($0 \leq x \leq 1, 0 \leq y \leq 1, x + y \leq 1$)를 말한다

일반적으로 발광소자를 구성하는 반도체는 외부환경(에폭시 혹은 공기층)에 비해 높

은 굴절률을 가지므로 전자와 정공의 결합으로 인해 생기는 대다수의 광자가 소자 내부에 머물게 된다. 이러한 광자는 외부로 탈출하기 전에 박막, 기판, 전극 등 여러 경로를 거치게 되는데 이에 따른 흡수에 의해 외부 양자 효율이 감소된다. 즉, 발광소자의 외부 양자 효율은 발광소자의 구조적인 형태와 구성물질들의 광학특성에 의해 많이 영향을 받게 된다.

특히, GaN을 기본으로 하는 III-질화물 반도체 발광소자에 있어서는 p형 GaN의 낮은 전도도 때문에 효율적인 전류확산을 위해서 상층의 대다수의 영역에 일정한 두께의 전도막을 형성하게 되는데, 이러한 전도막에 의한 광자의 흡수에 의해 외부 양자 효율이 많이 저하된다.

또한, 기판이 마땅히 없어 높은 격자 부정합에도 불구하고 사파이어 기판을 사용하는 데, 사파이어는 전기적인 절연체이기 때문에 n형 GaN에 전기적으로 연결되는 금속전극을 소자의 뒷면에 형성하기가 불가능하여 소자의 앞 부분을 n형 GaN가 노출되도록 식각하여 금속전극을 형성한다. 이러한 소자제작의 제한으로 인해 소자의 형태를 변형하여 외부양자효율을 높이는데 많은 제약이 따른다.

【보정대상항목】 식별번호 16

【보정방법】 정정

【보정내용】

표면격자 형성에 관한 기술은 AlGaInAs, AlGaInP 등의 계열에서 많은 연구가 되었고 실제 많은 응용소자들이 상용화 되어 있다. 그러나, 예컨대 GaAs의 경우 굴절률(n)이 3.5로서 외부환경인 공기($n=1$) 혹은 에폭시($n=1.5$) 보다 대단히 높아서 실제 외부로 탈출하는 광자는 아주 소량이다.

광자가 외부환경으로 탈출할 수 있는 최대 임계각은 발광소자를 형성하는 물질의 굴절률과 밀접한 관계가 있다. 반도체에서 공기로 탈출하기 위한 최대 임계각은 관계식 $\theta_c = \arcsin(1/n)$ 에 의해 결정된다. 여기서, θ_c 는 최대임계각을, n 은 반도체의 굴절률을 나타낸다. 이 관계식에 의하면, 광자가 GaAs에서 공기 중으로 탈출하는 최대임계각은 16° 정도로 아주 작다. 이러한 최대 임계각의 제한에 의해 실제 활성층에서 생성된 광자가 외부로 탈출하는 양은 2% 정도로 아주 작다.

이런 제약을 극복하고자 여러 기술들이 제안되었고 그 중에 가장 효과적인 것인 발광소자의 형태를 변형한다든지 혹은 표면에 표면격자들을 형성하는 것이다. 미국특허 제6570190B2호(발명의 명칭: LED having angled sides for increased side light extraction)에는 발광소자의 형태를 사다리꼴 모양을 가진 육면체 구조로 제작하는 내용이 개시되어 있고, 미국특허 제6504180B1호(발명의 명칭: Method of manufacturing surface textured high-efficiency radiating devices and devices obtained therefrom)에는 표면 격자를 광자가 발생하는 활성층의 바로 윗부분 혹은 아래 부분에 습식 및 건식식각으로 형성하는 내용이 개시되어 있다.

【보정대상항목】 식별번호 17

【보정방법】 삭제

【보정대상항목】 식별번호 18

【보정방법】 정정

【보정내용】

그러나, 표면격자를 형성하여 외부양자 효율을 높이는 방법은 III-질화물 반도체 발광소자에는 적용하기가 어려운데, 그 이유는 다음과 같다.

첫째, 사파이어 기판과도 격자부정합이 클 뿐 아니라 서로 다른 질화물 반도체, 예컨대 AlN, GaN, 및 InN 사이에도 격자 부정합이 크기 때문에 소자의 최상층을 이루는 p형 GaN을 성장함에 있어 두께에 많은 제약을 받는다. p형 GaN을 두껍게 성장시킬수록 격자부정합으로 인한 결정결함이 두드러지게 되어 광자의 흡수가 커져서 바람직하지 않게 된다. 일반적으로 p형 GaN층의 두께는 200nm를 넘지 않는데, 이렇게 얇은 경우에는 표면격자형성이 불가능하다.

둘째, 기판의 부재로 인해 사용되는 사파이어는 절연체이고 결정의 결합에너지가 매우 높고 안정적인 물질이기 때문에 표면격자형성이 매우 어렵다.

【보정대상항목】 식별번호 19

【보정방법】 정정

【보정내용】

비록 III-질화물 반도체가 투명하고 비교적 굴절률(GaN, $n=2.5$)이 낮아 광자가 탈출할 수 있는 최대 임계각(GaN의 경우 $\theta_c=24.6^\circ$)이 커서 비교적 광 특성이 우수하다고 알려져 있지만 실제 내부에서 소멸되는 광자가 70%이상이다.

【보정대상항목】 식별번호 20

【보정방법】 정정

【보정내용】

현재 III-질화물 반도체 발광소자의 경우 외부양자효율을 높이기 위한 많은 기술들이 개발되고 있는데, 가장 대표적인 기술로는 플립칩 기술(미국특허 제 6573537B1호), 질화물반도체 발광소자를 형성하는 최상층인 p형 반도체층의 표면거칠기를 높이는 기술(미국특허 제6441403B1호), p형 반도체층 표면에 물결무늬를 형성하는 기술(미국특허 제6420735B2호) 등이 있다.

【보정대상항목】 식별번호 21

【보정방법】 정정

【보정내용】

상기 개시된 기술에서는 사진공정을 통해 별도의 마스크 패턴을 형성하고 그 이후에 건식 혹은 습식식각을 통해 표면격자를 형성한다. 그러나, 이 방법에 의할 경우 형성하고자 하는 격자의 모양 및 크기에 많은 제약이 따른다. 사진공정에 있어서 최소선폭의 제약이 있기 때문이다.

도 1은 종래의 III-질화물 반도체 발광소자를 설명하기 위한 단면도이다.

제조과정을 간단히 설명하면, 먼저, 절연기판(20) 상에 버퍼층(30), n형 III-질화물 반도체로 이루어진 하부접촉층(31), n형 III-질화물 반도체로 이루어진 하부클래드층(32), III-질화물 반도체로 이루어진 활성층(33), p형 III-질화물 반도체로 이루어진 상부클래드층(34), 및 p형 III-질화물 반도체로 이루어진 상부접촉층(35)을 순차적으로

결정성장 시킨다.

다음에, 상부접촉층(35) 상에 이와 오믹접촉되는 투명전극층(51)을 형성하고, 상부접촉층(35), 상부클래드층(34), 활성층(33), 및 하부클래드층(32)을 mesa식각하여 하부접촉층(31)을 노출시킨 후에 하부접촉층(31) 상에 n형 오믹금속전극층(52)을 형성한다. 이어서, 투명전극층(51)상에 본딩패드(53)를 형성한다.

기관(20)은 통상 사파이어가 사용되는데 절연체이므로 기관(20) 뒷면에는 전극을 형성할 수 없어 기관(10) 표면에 전극(51, 52)을 형성한다. 얇은 투명전극층(51)을 통해 빛이 외부로 발광된다.

투명전극층(51)은 니켈, 금, 은, 백금, 크롬, 티타늄, 알루미늄, 및 로듐으로 이루어진 군으로부터 선택된 어느 하나로 이루어지거나 또는 니켈, 금, 은, 백금, 크롬, 티타늄, 알루미늄, 및 로듐으로 이루어진 군으로부터 선택된 두개 이상의 조합으로 이루어질 수 있는데, 광투과를 위해서 0.0001 내지 10 μ m 정도로 얇게 형성된다.

상부접촉층(35)과 투명전극층(51) 사이에 n+형 또는 p+형 III-질화물 반도체층이 더 개재되거나, n형 또는 p형 III-질화물 반도체 물질로 이루어진 초격자층이 더 개재될 수도 있다.

도 1의 구조에서는 형태의 변경이 어렵고, 또한 최상층의 상부접촉층(35)은 얇게 형성되어야 하기 때문에 표면에 표면결자를 형성하기가 매우 까다롭다. 상부접촉층(35)을 비교적 두껍게(>1 μ m) 형성하면 표면결자의 형성이 용이하나 현재의 성장기술로는 양질(良質)의 결정성을 갖는 두꺼운 p형 AlGaInN을 성장하기가 불가능하고, 두껍게 성장했을 때 저항의 증가로 소모 전력이 커 질 뿐만 아니라 활성층(33)에서 발생한 광자가 상부접촉층(35)에서 더 많이 흡수되어 오히려 소자의 휘도가 감소하게 된다. 이러

한 제약으로 인해 발광부인 활성층(33)의 위 표면인 상부접촉층(35)층에 표면결자를 형성하는 것은 현재 기술로는 불가능하다.

【보정대상항목】 식별번호 22

【보정방법】 정정

【보정내용】

본 발명이 이루고자 하는 기술적 과제는, 발광소자간의 절단 시 절단공정의 여유를 위해서 칩의 외곽에 충분한 여유 공간을 두게 되는데 이러한 외곽 여유 공간에 새로운 방법으로 사진공정의 제약을 초월하는 미세하고 밀도가 높은 표면요철을 형성하여 고휘도를 갖는 III-질화물 반도체 발광소자를 제공하는 데 있다.

【보정대상항목】 식별번호 23

【보정방법】 정정

【보정내용】

상기 기술적 과제를 달성하기 위한 본 발명에 따른 III-질화물 반도체 발광소자는, 절연기판 상에 형성되며 n형 III-질화물 반도체로 이루어지는 하부접촉층; 상기 하부접촉층 표면의 소정영역상에 형성되며 III-질화물 반도체로 이루어지는 활성층; 상기 활성층 상에 형성되며 p형 III-질화물 반도체로 이루어지는 상부접촉층; 상기 활성층에 의해 가려지지 않는 상기 하부접촉층의 노출표면 소정영역 상에 형성되는 n형 오믹접촉 금속층; 및 상기 상부접촉층 상에 형성되는 투명전극층; 을 구비하되, 상기 활성층 및 상기 n형 오믹접촉 금속층에 의해서 가려지지 않는 상기 하부접촉층의 노출표면 상에는 표면결자가 형성되어 있으며, 상기 표면결자는 별도의 마스크 패턴을 사용

하지 않고 건식식각에 의해 형성되는 것을 특징으로 한다.

상기 건식식각은 플라즈마를 이용하는 것일 수 있다.

상기 건식식각은 반응성 이온 식각일 수 있다.

상기 표면격자는 튀어나온 부분이 원뿔 모양을 할 수 있다. 이 때, 상기 원뿔 바닥면의 지름 및 원뿔의 높이는 각각 $1\text{nm} - 10\mu\text{m}$ 정도면 좋다.

【보정대상항목】 식별번호 24

【보정방법】 정정

【보정내용】

이하에서, 본 발명의 바람직한 실시예를 첨부한 도면들을 참조하여 상세히 설명한다. 도면에 있어서, 도 1과 동일한 참조번호는 동일기능을 수행하는 구성요소를 나타내며 반복적인 설명은 생략한다.

아래의 실시예는 본 발명의 내용을 이해하기 위해 제시된 것일 뿐이며 당 분야에서 통상의 지식을 가진 자라면 본 발명의 기술적 사상 내에서 많은 변형을 할 수 있다. 따라서, 본 발명의 권리범위가 이러한 실시예에 한정되어지는 것으로 해석되어져서는 안된다.

도 2는 발명의 실시예에 따른 질화물반도체 발광소자를 설명하기 위한 단면도이고, 도 3은 도 2의 평면도이다.

도 2 및 도 3을 참조하면, 본 발명은 상부접촉층(35), 상부클래드층(34), 활성층(33), 및 하부클래드층(32)을 메시식각하여 하부접촉층(31)을 노출시킨 후에 하부접촉층(31) 상에 n형 오믹금속전극층(52)을 형성한 구조를 갖는데, 이 때, 하부접촉층(31)의 노출부위 표면에 표면격자(54)가 형성되는 것을 특징으로 한다. 즉, 본 발명은 발

광부를 제외한 칩의 외곽 부위에 표면격자(54)가 형성되는 것을 특징으로 한다.

발광소자가 완성되면 이를 패키징하기 위해서 각각의 소자를 분리하는 절단공정이 이
어진다. 이런 절단공정을 위해서 소자간에 40 ~ 60 μ m 정도의 여유를 두게 되는데, 이
러한 여유공간은 특별한 이유없이 단지 공정여유를 위한 것이다. 본 발명은 이러한 여
유공간에 표면격자를 형성하는 것이다.

본딩패드(53)는 도1과 같이 투명전극층(51) 상에 형성하는 것이 보통이지만 도 2와
같이 투명전극층(51) 일부를 제거하여 상부접촉층(35)에 직접 접하도록 형성하기도 한
다. 클래드층(32, 34)은 반드시 있어야 하는 것은 아니며 소자의 성능을 향상시키기
위해서 존재하는 층이다.

【보정대상항목】 식별번호 25

【보정방법】 삭제

【보정대상항목】 식별번호 26

【보정방법】 정정

【보정내용】

소자내부에서 소멸되는 광자들이 소자외부로 탈출하는 순수한 양은 표면격자가
형성되는 면적, 표면격자의 모양, 크기, 밀도 등에 밀접한 관련이 있다. 표면격자가
형성되는 면적이 크면 클수록 내부에서 소멸되는 광자들의 탈출 가능성이 더욱 높아지
지만 소자크기의 제한으로 인해 표면격자를 형성할 수 있는 부분의 크기가 제약을 받
는다.

표면격자(54) 각각의 크기는 소자에서 발생하는 중심파장의 1/4배 보다 크기만 하면 되고, 밀도가 클수록 탈출하는 광자가 많아진다. 표면격자는 육각형, 사각형, 삼각형, 원형 등의 다양한 평면 모양을 가질 수 있다.

도 5는 표면격자(54)에 의해 외부로 광이 탈출하는 것을 보여주는 개념도이다. 소자의 발광부위를 제외한 가장자리 부분에 요철을 형성함으로써 활성층(33)에서 발생된 빛이 효과적으로 외부로 탈출할 수 있음을 볼 수 있다.

【보정대상항목】 식별번호 27

【보정방법】 정정

【보정내용】

사진식각공정(photolithography)으로 칩의 외곽 여유공간에 표면격자(54)를 형성하게 되면 식각을 위한 마스크 패턴의 형성 시에 사진 공정에 있어서의 최소선폭의 제약으로 인해 격자의 크기 및 밀도가 제한을 받게 된다.

【보정대상항목】 식별번호 28

【보정방법】 정정

【보정내용】

본 발명은 이러한 제한을 극복하기 위하여 마스크 패턴을 사진공정으로 만드는 것이 아니라 하부접촉층(31)의 식각 시에 저질로 발생하는 식각잔해(etching residue)를 마스크 패턴으로 사용하여 하부접촉층(31)을 건식식각 함으로써 표면격자(54)를 형성한다.

건식식각은 보통 플라즈마를 이용하는데, 식각이 완전히 물리적으로만 이루어질 수도 있고 화학적 반응을 수반할 수도 있다. 예컨대 반응성 이온 식각(reactive ion etching)의 경우에는 플라즈마의 도움을 받아 높은 에너지를 가진 이온이 식각하고자 하는 물질을 물리적으로 뜯어냄과 동시에 이들과 화학적으로 결합함으로써 식각이 이루어지는데, 이때 화학적으로 결합되면서 떨어져 나온 물질이 바로 식각 잔해가 된다.

식각잔해는 제거되는 물질에 따라 기체나 고체 상태로 존재하며, 공정이 이루어지는 진공챔버의 압력에 따라 제거되는 특성이 달라진다. 즉, 진공챔버의 압력이 낮으면 식각잔해의 평균자유행로(mean free path)가 길어져서 쉽게 배기되고, 압력이 높으면 평균자유행로가 짧아져서 식각잔해가 식각표면에 잔존하게 된다. 식각표면에 잔존하는 식각잔해는 식각 마스크로서의 역할을 하게 되고, 이로 인해 식각표면의 거칠기가 더 심해지게 된다.

【보정대상항목】 식별번호 29

【보정방법】 삭제

【보정대상항목】 식별번호 30

【보정방법】 정정

【보정내용】

도 4는 본 발명에 의해 형성된 표면격자의 전자현미경 사진이다. 표면격자의 모양은 원뿔 모양을 가지며 원뿔 바닥면의 지름은 $1\text{nm} \sim 10\mu\text{m}$ 이고, 높이는 $1\text{nm} - 10\mu\text{m}$ 인이며, 밀도는 4×10^7 개/ cm^2 이다.

【보정대상항목】 식별번호 31

【보정방법】 정정

【보정내용】

도 6은 종래의 경우와 본 발명의 경우를 비교한 인가전류-휘도 그래프이다. 본 발명의 경우 표면요철의 크기 및 모양에 따라 조금의 차이는 있지만 종래에 비해 20~25% 정도의 휘도 증가율을 보인다.

【보정대상항목】 식별번호 32

【보정방법】 정정

【보정내용】

본 발명에 의하면, 칩의 외곽 여유 공간에 표면격자(54)가 형성되어지기 때문에 표면격자의 형성면적을 많이 확보할 수 있다. 또한, 표면격자(54)가 하부접촉층(31) 상에 형성되는데 하부접촉층(31)은 어느 정도 두꺼워도 되기 때문에 표면격자를 형성하기가 용이하다.

본 발명은 사진공정을 통해서 별도의 마스크 패턴을 만드는 것이 아니라 하부접촉층

(31)의 식각 시에 저절로 발생하는 식각잔해(etching residue)를 마스크 패턴으로 사용하기 때문에 사진공정의 제약을 초월하여 미세하면서 밀도가 높은 표면격자를 형성할 수 있다.

결국, 본 발명에 의하면, 질화물반도체 발광소자의 외부양자효율이 증가하게 된다.

【보정대상항목】 청구항 1

【보정방법】 정정

【보정내용】

절연기판 상에 형성되며 n형 III-질화물 반도체로 이루어지는 하부접촉층;

상기 하부접촉층 표면의 소정영역 상에 형성되며 III-질화물 반도체로 이루어지는 활성층;

상기 활성층 상에 형성되며 p형 III-질화물 반도체로 이루어지는 상부접촉층;

상기 활성층에 의해 가려지지 않는 상기 하부접촉층의 노출표면 소정영역 상에 형성되는 n형 오믹접촉 금속층; 및

상기 상부접촉층 상에 형성되는 투명전극층; 을 구비하되,

상기 활성층 및 상기 n형 오믹접촉 금속층에 의해서 가려지지 않는 상기 하부접촉층의 노출표면 상에는 표면격자가 형성되어 있으며, 상기 표면격자는 별도의 마스크 패턴을 사용하지 않고 건식식각에 의해 형성되는 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 2

【보정방법】 정정

【보정내용】

제1항에 있어서, 상기 상부접촉층과 상기 투명전극층 사이에 n+형 또는 p+형 III-질화물 반도체층이 개재되거나, n형 또는 p형 III-질화물 반도체 물질로 이루어진 초격자층이 개재되는 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 3

【보정방법】 정정

【보정내용】

제1항에 있어서, 상기 건식식각은 플라즈마를 이용하는 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 4

【보정방법】 정정

【보정내용】

제1항에 있어서, 상기 건식식각은 반응성 이온 식각인 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 5

【보정방법】 정정

【보정내용】

제1항에 있어서, 상기 표면격자는 튀어나온 부분이 원뿔 모양을 하는 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 6

【보정방법】 정정

【보정내용】

제1항에 있어서, 투명전극층이 니켈, 금, 은, 백금, 크롬, 티타늄, 알루미늄, 및 로듐으로 이루어진 군으로부터 선택된 어느 하나로 이루어지거나 또는 니켈, 금, 은, 백금, 크롬, 티타늄, 알루미늄, 및 로듐으로 이루어진 군으로부터 선택된 두개 이상의 조합으로 이루어지는 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 7

【보정방법】 정정

【보정내용】

제5항에 있어서, 상기 원뿔 바닥면의 지름이 $1\text{nm} - 10\mu\text{m}$ 인 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 8

【보정방법】 정정

【보정내용】

제5항에 있어서, 상기 원뿔의 높이가 $1\text{nm} - 10\mu\text{m}$ 인 것을 특징으로 하는 III-질 화물 반도체 발광소자.

【보정대상항목】 청구항 9

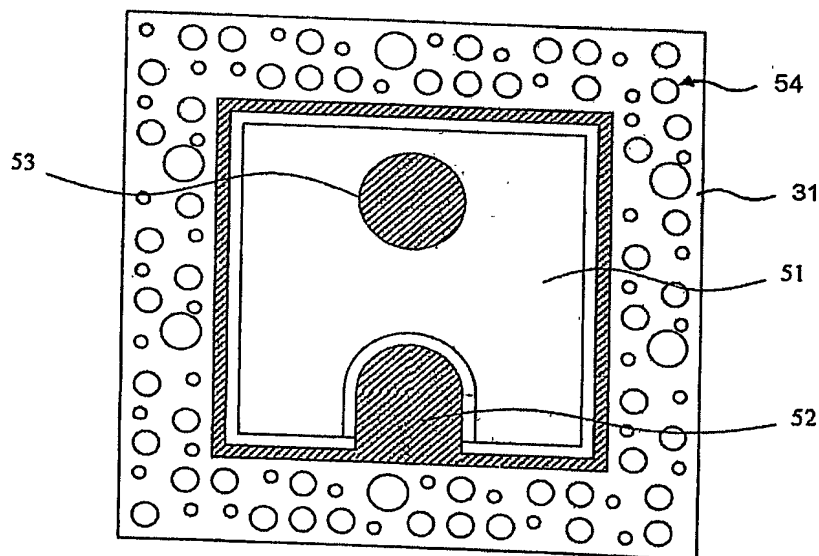
【보정방법】 삭제

【보정대상항목】 도 3

【보정방법】 정정

【보정내용】

【도 3】

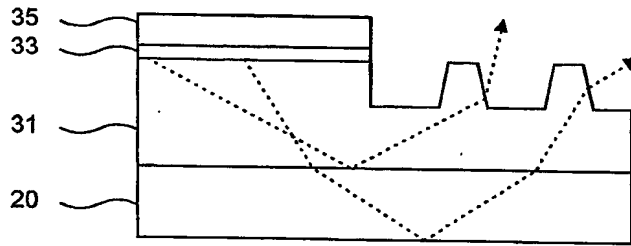


【보정대상항목】 도 5

【보정방법】 정정

【보정내용】

【도 5】



【서지사항】

【서류명】	명세서 등 보정서
【수신처】	특허청장
【제출일자】	2004.06.16
【제출인】	
【명칭】	에피밸리 주식회사
【출원인코드】	1-2000-040161-2
【사건과의 관계】	출원인
【대리인】	
【성명】	허진석
【대리인코드】	9-1998-000622-1
【포괄위임등록번호】	2003-067216-0
【사건의 표시】	
【출원번호】	10-2003-0055907
【출원일자】	2003.08.12
【심사청구일자】	2003.08.12
【발명의 명칭】	고밀도 미세 표면격자를 가진 III-질화물 반도체 발광소자
【제출원인】	
【발송번호】	9-5-2004-0098244-29
【발송일자】	2004.03.16
【보정할 서류】	명세서등
【보정할 사항】	
【보정대상항목】	별지와 같음
【보정방법】	별지와 같음
【보정내용】	별지와 같음
【취지】	특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에 의하여 위와 같 이 제출합니다. 대리인 허진석 (인)
【수수료】	
【보정료】	3,000 원
【추가심사청구료】	0 원
【기타 수수료】	0 원
【합계】	3,000 원

20030055907

출력 일자: 2004/7/9

【첨부서류】

1. 보정내용을 증명하는 서류_1통

【보정대상항목】 식별번호 23

【보정방법】 정정

【보정내용】

상기 기술적 과제를 달성하기 위한 본 발명에 따른 III-질화물 반도체 발광소자는, 기판을 사용하여 에피성장되고, 적어도 Ga과 N을 조성에 함유하며 전자와 정공의 재결합에 의해 광을 생성하는 활성층을 포함하는 복수개의 III-질화물 반도체층들을 포함하는 III-질화물 반도체 발광소자에 있어서, 복수개의 III-질화물 반도체층들은 활성층에 앞서 에피성장되는 n형 III-질화물 반도체로 이루어지는 하부접촉층;을 포함하고, III-질화물 반도체 발광소자는 하부접촉층과 전기적으로 접촉되는 제1 전극층;을 포함하며, 하부접촉층은 적어도 그 위에 에피성장되는 III-질화물 반도체층들이 식각되어 가장자리 영역과 제1 전극층의 접촉을 위한 영역이 노출되어 있고, 하부접촉층은 노출된 가장자리 영역에 표면격자가 형성되어 있으며, 표면격자는 건식식각에 의해 형성되고, 건식식각은 식각잔해를 마스크 패턴으로 사용하는 것을 특징으로 한다.

【보정대상항목】 청구항 1

【보정방법】 정정

【보정내용】

기판을 사용하여 에피성장되고, 적어도 Ga과 N을 조성에 함유하며 전자와 정공의 재결합에 의해 광을 생성하는 활성층을 포함하는 복수개의 III-질화물 반도체층들을 포함하는 III-질화물 반도체 발광소자에 있어서,

복수개의 III-질화물 반도체층들은 활성층에 앞서 에피성장되는 n형 III-질화물 반도체로 이루어지는 하부접촉층;을 포함하고,

III-질화물 반도체 발광소자는 하부접촉층과 전기적으로 접촉되는 제1 전극층;을 포함하며,

하부접촉층은 적어도 그 위에 에피성장되는 III-질화물 반도체층들이 식각되어 가장자리 영역과 제1 전극층의 접촉을 위한 영역이 노출되어 있고,

하부접촉층은 노출된 가장자리 영역에 표면격자가 형성되어 있으며,

표면격자는 건식식각에 의해 형성되고, 건식식각은 식각잔해를 마스크 패턴으로 사용하는 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 2

【보정방법】 정정

【보정내용】

제1항에 있어서,

III-질화물 반도체 발광소자는 복수개의 III-질화물 반도체층들 위에 형성되는 제 2 전극층을 더 포함하는 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 3

【보정방법】 정정

【보정내용】

제1항에 있어서, 건식식각은 플라즈마를 이용하는 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 4

【보정방법】 정정

【보정내용】

제1항에 있어서, 건식식각은 반응성 이온 식각인 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 5

【보정방법】 정정

【보정내용】

제1항에 있어서, 표면격자는 튀어나온 부분이 원뿔 모양인 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 6

【보정방법】 정정

【보정내용】

제2항에 있어서, 제2 전극층이 니켈, 금, 은, 백금, 크롬, 티타늄, 알루미늄, 및 로듐으로 이루어진 군으로부터 선택된 어느 하나로 이루어지거나 또는 니켈, 금, 은, 백금, 크롬, 티타늄, 알루미늄, 및 로듐으로 이루어진 군으로부터 선택된 두개 이상의 조합으로 이루어지는 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 7

【보정방법】 정정

【보정내용】

제5항에 있어서, 원뿔 모양의 바닥면 지름이 1nm이상 10 μ m이하인 것을 특징으로 하는 III-질화물 반도체 발광소자.

【보정대상항목】 청구항 8

【보정방법】 정정

【보정내용】

제5항에 있어서, 상기 원뿔 모양의 높이가 1nm이상 10 μ m이하인 것을 특징으로 하는 III-질화물 반도체 발광소자.